

★★★ TD16RM1 のメモリマップ (全 256 k ワード、1 ワードは 16bit 長) ★★★

※ 灰色部は Flash ROM、白色部は SRAM



オプションの Reg.View 機能にて 16x16 Matrix LED に、SP, R1~R15、ER0~ER15、R8'~R15'、ER8'~ER15'、浮動小数点演算レジスタ群の現在の値を、ほぼリアルタイムに表示可能。

★★★ TD16RM1 のレジスタマップ (汎用・拡張レジスタは 16bit 長) ★★★

アドレス	Reg.名	アドレス	Reg.名	コメント
DS[0x0000]	SP	ES[0x0000]	ER0	※ 非割込み時でも、割込み時でも切り替わらない。
DS[0x0001]	R1	ES[0x0001]	ER1	
DS[0x0002]	R2	ES[0x0002]	ER2	
DS[0x0003]	R3	ES[0x0003]	ER3	
DS[0x0004]	R4	ES[0x0004]	ER4	
DS[0x0005]	R5	ES[0x0005]	ER5	
DS[0x0006]	R6	ES[0x0006]	ER6	
DS[0x0007]	R7	ES[0x0007]	ER7	
DS[0x0008]	R8	ES[0x0008]	ER8	Reg.Bank #0 ※ 非割込み時は、こちらが選択される。
DS[0x0009]	R9	ES[0x0009]	ER9	
DS[0x000A]	R10	ES[0x000A]	ER10	
DS[0x000B]	R11	ES[0x000B]	ER11	
DS[0x000C]	R12	ES[0x000C]	ER12	
DS[0x000D]	R13	ES[0x000D]	ER13	
DS[0x000E]	R14	ES[0x000E]	ER14	
DS[0x000F]	R15	ES[0x000F]	ER15	
アドレスなし	PC	アドレスなし	FLG	
DS[0x0018]	R8'	ES[0x0018]	ER8'	Reg.Bank #1 ※ 割込み時は、こちらが選択される。
DS[0x0019]	R9'	ES[0x0019]	ER9'	
DS[0x001A]	R10'	ES[0x001A]	ER10'	
DS[0x001B]	R11'	ES[0x001B]	ER11'	
DS[0x001C]	R12'	ES[0x001C]	ER12'	
DS[0x001D]	R13'	ES[0x001D]	ER13'	
DS[0x001E]	R14'	ES[0x001E]	ER14'	
DS[0x001F]	R15'	ES[0x001F]	ER15'	
アドレスなし	IntPC	アドレスなし	IntFLG	

割込み処理時は、PC, FLG, R8~R15, ER8~ER15 は裏レジスタ (Reg.Bank #1) に切り替わるので、コンテキスト退避&復帰は不要 (ただし R1~R7, ER0~ER7 を使用する時は退避&復帰が必要)。

拡張レジスタ群 ER0~ER15 は、一部の命令でのみ使用 (汎用的には使えない)。

以下の浮動小数点演算レジスタは一応実装したが、未検証。

浮動小数点演算レジスタ	符号部	指数部	仮数部	実質的な精度
FPX	8 bit (0x00/0xFF)	符号有り 16 bit (ゲタなし)	48bit : 符号無し Q9.39 (ケチじゃない)	単精度 (single)
FP1~FP14	8 bit (0x00/0xFF)	符号有り 16 bit (ゲタなし)	32bit : 符号無し Q9.23 (ケチじゃない)	単精度 (single)

★★★ TD16RM1 のアドレッシング・モード ★★★

1ワード目の機械語	2ワード目の機械語	ニーモニック
xxxx_x000_rrrr_xxxx	なし	reg
xxxx_x001_rrrr_xxxx	なし	DS [reg]
xxxx_x010_rrrr_xxxx	なし	DS [reg++]
xxxx_x011_rrrr_xxxx	なし	DS [--reg]
xxxx_x100_rrr0_xxxx	なし	CS [reg0] ※ 偶数番 reg.のみ
xxxx_x100_rrr1_xxxx	なし	ES [reg1] ※ 奇数番 reg.のみ
xxxx_x101_rrrr_xxxx	dddd_dddd_dddd_dddd	DS [reg + disp16]
xxxx_x110_x000_xxxx	nnnn_nnnn_nnnn_nnnn	imm16 ※ 一部の命令のみ
xxxx_x110_x01_xxxx	aaaa_aaaa_aaaa_aaaa	CS [addr16]
xxxx_x110_x10_xxxx	aaaa_aaaa_aaaa_aaaa	DS [addr16]
xxxx_x110_x11_xxxx	aaaa_aaaa_aaaa_aaaa	ES [addr16]
xxxx_x111_xxx0_xxxx	dddd_dddd_dddd_dddd	PC + disp16 ※ 一部の命令のみ
xxxx_x111_xxx1_xxxx	dddd_dddd_dddd_dddd	CS [PC + disp16]

※ reg は汎用レジスタ SP, R1~R15 の 16 本のいずれか。

reg0 は偶数番号 SP, R2, R4, R6, R8, R10, R12, R14 の 8 本のいずれか。

reg1 は奇数番号 R1, R3, R5, R7, R9, R11, R13, R15 の 8 本のいずれか。

★★★ TD16RM1 の割り込み機能 ★★★

最大 4 要因、優先順位なし、ネスティング不可（割り込み処理中は他の割り込みは待たされる）

名称	プログラム・アドレス	割り込み要因	コメント
INT0	ICS[0x0000 ~ 0x1FFF] ICS[0x8000 ~ 0x9FFF]	手動 SW 割り込み	Monitor 機能呼び出しに 使用している
INT1	ICS[0x2000 ~ 0x3FFF] ICS[0xA000 ~ 0xBFFF]	Timer 割り込み	62.5 / 250 / 1000 ミリ秒から jumper で選択
INT2	ICS[0x4000 ~ 0x5FFF] ICS[0xC000 ~ 0xDFFF]	V-Blank 割り込み	未検証。 16 ミリ秒毎なので、本機の処 理能力的に無茶かもしれない。
INT3	ICS[0x6000 ~ 0x7FFF] ICS[0xE000 ~ 0xFFFF]	K/B 割り込み	キーボードが押されたら 割り込み発生

プログラム・アドレスが 2 つあるのは ROM+SRAM 構成時で、以下の様に使い分ける。

プログラム・アドレスの 1 つ目	プログラム・アドレスの 2 つ目	割り込み処理プログラム
SRAM	SRAM	1 つ目に処理プログラムを配置
Flash ROM	SRAM	1 つ目はジャンプ命令のみ配置 2 つ目に処理プログラムを配置
Flash ROM	Flash ROM	1 つ目に処理プログラムを配置

★★★ TD16RM1 の I/O マップ ★★★

入力ポート番号	用途
INP0	JoyPad/タクト SW, DIPSW2
INP1	10pin コネクタ
INP2	未使用
INP3	未使用
INP4	未使用
INP5	K/B 入力
INP6	i2c 入力 (RTC を接続)
INP7	SPI 入力 (MMC を接続)
INP8	未使用
INP9	未使用
INP10	未使用
INP11	未使用
INP12	未使用
INP13	未使用
INP14	未使用
INP15	未使用

出力ポート番号	用途
OUTP0	キャラ LCD 制御
OUTP1	10pin コネクタ
OUTP2	未使用
OUTP3	未使用
OUTP4	PWM #0 値
OUTP5	PWM #1 値
OUTP6	i2c 出力 (同左)
OUTP7	SPI 出力 (同左)
OUTP8	未使用
OUTP9	未使用
OUTP10	未使用
OUTP11	未使用
OUTP12	未使用
OUTP13	未使用
OUTP14	未使用
OUTP15	未使用

★★★ 駆動周波数 (SYSCK) 選択 ★★★

SW291 設定	駆動周波数 (SYSCK)	コメント
0	手動クロック	SW292 を 1 回回すと 1 clock 発生
1	1 / 4096 / 8192 / 32768 Hz	DS1337 時に SW295 にて 4 選択
	1 / 32 / 1024 / 32768 Hz	RTC8564 時に SW295 にて 4 選択
2	250k Hz	XCK/32
3	500k Hz	XCK/16
4	1M Hz	XCK/8
5	2M Hz	XCK/4 : 外部制御可能上限
6	4M Hz	XCK/2 : Over Clock Mode
7	8M Hz	XCK/1 : Over Clock Mode

※ DS1337 / RTC8564 は JP179 で切り替え可能。

※ 上表は XCK=8MHz 時の値。XCK (X291) を交換した場合、2~7 の駆動周波数は変化する。

※ Over Clock Mode の時は (外部制御できないので) PC からプログラムの upload ができない。